

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日

Date of Application:

1999年 2月26日

出 願 番 号

Application Number:

平成11年特許願第051914号

出 願 人

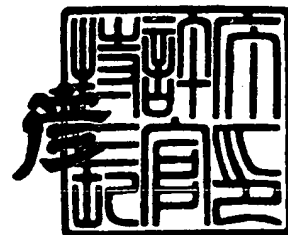
Applicant(s):

オプトレックス株式会社
旭硝子株式会社CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 2月25日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



【書類名】 特許願

【整理番号】 990117

【提出日】 平成11年 2月26日

【あて先】 特許庁長官 殿

【国際特許分類】 G09F 9/35
G02F 1/13

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

【氏名】 河口 和義

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

【氏名】 永井 真

【特許出願人】

【識別番号】 000103747

【氏名又は名称】 オプトレックス株式会社

【特許出願人】

【識別番号】 000000044

【氏名又は名称】 旭硝子株式会社

【代理人】

【識別番号】 100103090

【弁理士】

【氏名又は名称】 岩壁 冬樹

【電話番号】 03-3811-3561

【手数料の表示】

【予納台帳番号】 050496

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置の駆動方法および駆動装置

【特許請求の範囲】

【請求項 1】

複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択された各行電極に対して選択期間の間に所定の電圧を印加する液晶表示装置の駆動方法において、

連続して表示される 2 つの表示フレームを、1 つのフレーム時間が他のフレーム時間の 50 ～ 90 % から選択された時間比となるように構成し、さらに、2 つの表示フレームに対してどちらか 1 つのフレームまたは両方のフレームの選択期間を 2 分割し、

前記 2 つの表示フレームの 1 つ以上の組み合わせにおける分割後の各期間にオンデータとオフデータとを混在させてパルス幅変調による階調表示を行うことを特徴とする液晶表示装置の駆動方法。

【請求項 2】

連続して表示される 2 つの表示フレームの時間比を 4 対 3 とし、短いフレームにおける選択期間を 2 対 1 の時間比に分割する請求項 1 に記載の液晶表示装置の駆動方法。

【請求項 3】

連続して表示される 2 つの表示フレームの時間比を 9 対 6 とし、長いフレームにおける選択期間を 8 対 1 の時間比に分割し、短いフレームにおける選択期間を 4 対 2 の時間比に分割する請求項 1 に記載の液晶表示装置の駆動方法。

【請求項 4】

2 つの表示フレームの 2 つの組み合わせにおける分割後の各期間にオンデータとオフデータとを混在させてパルス幅変調による階調表示を行う請求項 1 に記載の液晶表示装置の駆動方法。

【請求項 5】

複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択された各行電極に選択期間の間に所定の電圧を印加する液晶表示装

置の駆動装置において、

列電極を駆動する列ドライバに対して、1つのフレーム時間が他のフレーム時間の50～90%から選択された時間比となる2つの連続する表示フレームの1つ以上の組み合わせが構成され、さらに、前記2つの表示フレームに対してどちらか1つのフレームまたは両方のフレームの選択期間が2分割されて計 n (n : 3以上の整数)個の分割期間が生ずるようにタイミング信号を与えるタイミングコントロール手段と、

入力される画像データから n ビットの階調データを生成してフレームメモリに書き込む階調処理手段と、

前記それぞれの分割期間に前記フレームメモリに格納された n ビットの階調データを順次読み出して列データを生成し、生成された列データを前記列ドライバに供給する列データ生成手段とを備えたことを特徴とする液晶表示装置の駆動装置。

【請求項6】

タイミングコントロール手段は、連続して表示される2つの表示フレームの合計時間と画像データが入力される入力フレームの時間とが同一になるようにタイミング信号を発生する請求項5に記載の液晶表示装置の駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、高速で応答する液晶表示装置を駆動するのに適した液晶表示装置の駆動方法、およびその駆動方法を用いた液晶表示装置に関する。特に複数ライン同時選択法によって駆動される液晶表示装置に適した駆動方法および駆動装置に関する。

【0002】

【従来の技術】

STN液晶素子をより高速に駆動するために複数ライン同時選択法（マルチラインアドレッシング法：MLA法）が提案されている。複数ライン同時選択法は、複数の走査電極（行電極）を一括して選択して駆動する方法である。複数ライ

ン同時選択法では、データ電極（列電極）に供給される列表示パターンを独立に制御するために、同時に駆動される各行電極には、所定の電圧パルス列が印加される。

【0003】

各行電極に印加される電圧パルス電圧群（選択パルス群）は、L行K列の行列で表すことができる。以下この行列を選択行列（A）という。Lは同時選択数である。電圧パルス電圧群は、互いに直交するベクトル群として表される。従って、それらのベクトルを要素として含む行列は直交行列となる。各行列内の各行ベクトルは互いに直交である。

【0004】

直交行列において、各行は液晶表示装置の各ラインに対応する。例えば、L本の選択ライン中の第1番目のラインに対して、選択行列（A）の第1行目の要素が適用される。すなわち1列目の要素、2列目の要素の順に選択パルスが、第1番目の行電極に印加される。

【0005】

図12～図14は、列電極に印加される電圧波形のシーケンスの決め方を示す説明図である。ここでは画素として図12に示す8行2列、選択行列として図13に示す4行4列のアダマール行列を例にとる。図13に示す選択行列において、「1」は正の選択パルス、「-1」は負の選択パルスを意味する。以下、同時選択される4ラインをサブグループと呼ぶ。なお、図12において、SG1はサブグループ1を示し、SG2はサブグループ2を示す。

【0006】

列電極1、列電極2において表示されるべき表示データが図12に示すようになっていくとする。図12において、白丸は点灯であること、黒丸は消灯であることを示す。すると、サブグループ1、サブグループ2の列表示パターンは、図14に示すようなベクトル（d）で表される。図14に示すベクトル（d）では、「-1」はオン表示に対応し、「1」はオフ表示に対応する。

【0007】

列電極1、2のサブグループ1、サブグループ2に順次印加されるべき電圧レ

ベルは、図14に示すベクトル(v)のようになる。このベクトルは、列表示パターン(画像表示パターン)とそれに対応する行選択パターンとについてビットごとに積をとり、それらの結果の和をとったものに対応する。

【0008】

図15は、図14に示したベクトル(v)に対応した列電極1, 2の電圧波形を示すタイミング図である。図15において、縦軸は列電極に印加される電圧を示し、横軸は時間を示している。sg1、sg2はそれぞれサブグループ1とサブグループ2の選択期間、sf1～sf4は、サブフレーム1からサブフレーム4の期間を示す。L行4列の選択行列を用いた場合、サブフレーム1からサブフレーム4の4サブフレーム期間が1フレームを構成する。

【0009】

このような複数ライン同時選択法は、液晶のフレーム応答を抑制し、その結果、高速応答($r + d < 200 \text{ ms}$: rは液晶分子の立上がり時間、dは立下がり時間)と高コントラスト(40:1以上)とを達成できる。すなわち、STNなど単純マトリクス表示装置において従来駆動表示では困難とされていた高品位の画像提供が可能になる。

【0010】

次に、複数ライン同時選択法に対してPWM(パルス幅変調)方式による階調方法を適応した場合の駆動方法について説明する。図16は、PWM方式を用いて2フレームの期間で7階調表示する例を示す説明図である。図16において、選択期間とはサブグループを選択する期間すなわちsg1またはsg2を意味する。

【0011】

各サブグループの選択期間は2分割され、分割時間の長さを示すT1, T0の比は、2:1になっている。7階調を0/6～6/6という階調レベルで表現すると、各階調レベルと第1フレームと第2フレームでのそれぞれのT1, T0期間のオン、オフの関係は図16に示すようになる。なお、ここでは、「1」はオン表示、「0」はオフ表示に対応する。

【0012】

図 16 に示す例では、最下位の階調レベル 0/6 は、2 フレームの T1, T0 期間ともオフ表示となり、最上位の階調レベル 6/6 は、2 フレームの T1, T0 期間ともオン表示となる。また中間の階調レベルは、図に示すように、2 フレームの T1, T0 期間でオン表示とオフ表示が行われる。

【0013】

この場合の列電極に印加される電圧を説明する。例えば、同時選択されるあるサブグループの 4 ライン L1, L2, L3, L4 において表示される階調レベルが 3/6, 2/6, 1/6, 0/6 であるとする。すると、第 1 フレームでの選択期間内の T1, T0 の期間におけるオンオフ表示は、図 17 に示すように、L1 が [1, 1]、L2 が [1, 0]、L3 が [0, 1]、L4 が [0, 0] となる。

【0014】

そして、T1, T0 の期間について、図 13 に示した 4 行 4 列のアダマール行列を用いて列電極に印加される電圧レベルを求めると、図 18 において、サブフレーム 1 からサブフレーム 4 に示されるような電圧波形になる。すなわち、サブフレーム 2 とサブフレーム 3 での T1 から T0 の期間の切り替わりで印加電圧レベルの変化が生じている。

【0015】

なお、図 14 では「-1」をオン表示に対応させ、「1」をオフ表示に対応させたが、以下、理解を容易にするために、オン表示を「1」、オフ表示を「0」とする。図 17 に示した例も同様である。従って、図 18 に示した電圧レベルは、図 17 に示した「0」を「1」（オフ表示）とし「1」を「-1」（オン表示）として、図 13 に示した行列の各列の値とビット毎の積をとり、それらの結果の和をとったものに相当する。

【0016】

これらの印加電圧の変化点では、図 18 において点線で示されるような波形歪みが生じる。この波形歪みは、印加電圧実効値の損失を引き起こすので、表示画面内に輝度差が生じるといういわゆる「表示むら」が増加するという問題を生じさせる。さらに、複数ライン同時選択法の場合、電圧変化が「-4」から「0」

または「±2」間で起きるように電圧レベルの変化が大きい。従って、その分、波形歪みも大きくなるという問題がある。

【0017】

また、2フレームで表示できる階調数を増加するには、図19に示すように各選択期間を3分割にすることが考えられる。図19には、3分割された各期間の長さT2、T1、T0の比を4:2:1とした例が示されている。すると、T2とT1の切り替わり時およびT1とT0の切り替わり時の2回印加電圧波形の変化が生ずる。従って、印加電圧の波形歪みにより表示むらがさらに増大してしまう。

【0018】

【発明が解決しようとする課題】

以上に述べたように、複数ライン同時選択法に対してPWM方式による階調表示方法を適応した液晶表示装置では、階調数を増加するために選択期間における分割数を増加させると列電極に対する印加電圧レベルの変化点が多くなり、その結果、印加電圧波形の歪みに起因する表示むらが増大してしまうという課題があった。

【0019】

この発明は、そのような課題を解決し、表示むらを抑制しながら階調数を増加させて高品位な表示が得られる液晶表示装置の駆動方法および駆動装置を提供することを目的とする。

【0020】

【課題を解決するための手段】

本発明は、連続する2つの表示フレームに対していずれか1つのフレームの選択期間を2分割し、2分割されたそれぞれの期間の時間をT0、T1と表し、もう一方のフレームにおける選択期間の時間をT2と表すと、T2、T1、T0のそれぞれの時間を同一にせず、変化させた上でパルス幅変調を適用することにより階調数を増加させ、また、連続する2つの表示フレームに対して両方のフレームの選択期間をそれぞれ2分割し、2分割されたそれぞれの期間の時間をT3、T2、T0、T1と表すと、T3、T2、T0、T1の時間を同一にせず、変化

させた上でパルス幅変調を適用することにより階調数を増加させることを要旨とする。T2, T0, T1またはT3, T2, T0, T1を所定の時間比となるように設定した場合に、1つのフレーム時間が他のフレーム時間の50～90%から選択された時間比になるように構成し、さらにパルス幅変調で階調表示を行う。

【0021】

請求項1記載の発明に係る液晶表示装置の駆動方法は、複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択された各行電極に選択期間の間に所定の電圧を印加する液晶表示装置の駆動方法であって、連続する2つの表示フレームを、1つのフレーム時間が他のフレーム時間の50～90%から選択された時間比となるように構成し、さらに、2つの表示フレームに対してどちらか1つのフレームまたは両方のフレームの選択期間を2分割し、2つの表示フレームの1つ以上の組み合わせにおける分割後の各期間にオンデータとオフデータとを混在させてパルス幅変調による階調表示を行うように構成されたものである。

【0022】

請求項2記載の発明に係る液晶表示装置の駆動方法は、連続する2つの表示フレームの時間比を4対3とし、短いフレームにおける選択期間を2対1の時間比に分割することを特徴とする。そのような方法によると、8階調表示において、列電極への印加電圧レベルの波形歪みが増加せず、その結果、表示むらが抑制された表示が実現される。

【0023】

請求項3記載の発明に係る液晶表示装置の駆動方法は、連続する2つの表示フレームの時間比を9対6とし、長いフレームにおける選択期間を8対1の時間比に分割し、短いフレームにおける選択期間を4対2の時間比に分割することを特徴とする。そのような方法によると、16階調表示において、列電極への印加電圧レベルの波形歪みが増加せず、その結果、表示むらが抑制された表示が実現される。

【0024】

請求項4記載の発明に係る液晶表示装置の駆動方法は、特に2つの表示フレームの2つの組み合わせにおける分割処理後の各期間にオンデータとオフデータとを混在させてパルス幅変調による階調表示を行うことを特徴とする。そのような方法によると、列電極への印加電圧レベルの波形歪みが増加せず、その結果、表示むらが抑制された16階調を越える多階調表示を実現することができる。

【0025】

請求項5記載の発明に係る液晶表示装置の駆動装置は、複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択された各行電極に選択期間の間に所定の電圧を印加する液晶表示装置の駆動装置であって、列電極を駆動する列ドライバに対して、1つのフレーム時間が他のフレーム時間の50～90%から選択された時間比となる2つの連続する表示フレームの1つ以上の組み合わせが構成され、さらに、2つの表示フレームに対してどちらか1つのフレームまたは両方のフレームの選択期間が2分割されて計 n (n : 3以上の整数)個の分割期間が生ずるようにタイミング信号を与えるタイミングコントロール手段と、入力される画像データから n ビットの階調データを生成してフレームメモリに書き込む階調処理手段と、それぞれの分割期間にフレームメモリに格納された n ビットの階調データを順次読み出して列データを生成し、生成された列データを列ドライバに供給する列データ生成手段とを備えたものである。

【0026】

なお、 n 個の分割期間のうちには、選択期間が分割されて生成される期間と選択期間そのものである期間とが含まれる。

【0027】

請求項6記載の発明に係る液晶表示装置の駆動装置は、タイミングコントロール手段が、連続して表示される2つの表示フレームの合計時間と画像データが入力される入力フレームの時間とが同一になるようにタイミング信号を発生する構成である。このような構成によれば、フレームメモリに対する書き込みと読み出しを同時に行うことができ、メモリ容量を節減することができる。

【0028】

【発明の実施の形態】

以下、この発明の実施の形態について説明する。図1は、この発明による複数ライン同時選択駆動を行う液晶駆動装置の一構成例を示すブロック図である。図1において、液晶駆動装置10は、画像データ100および制御信号101を入力し、列ドライバに対して列データ信号104を出力し、列ドライバと行ドライバに対して必要な制御信号108を出力する。制御信号101には、ドットクロック信号、垂直同期信号、水平同期信号、画像データの有効期間を示すデータ・イネーブル信号等が含まれる。

【0029】

なお、液晶駆動装置10には、図13に例示したような直交行列にもとづく行選択パターン信号を行ドライバに供給する行選択パターン発生器も設けられているが、図1では図示を省略した。

【0030】

液晶駆動装置10に入力される階調信号を持った画像データ100は、階調処理回路11に入力される。階調処理回路11は、入力した画像データ100を各表示フレームごとの階調レベルを示す階調データ102に変換してフレームメモリ12に書き込む。フレームメモリ12は、複数ライン同時選択駆動（MLA駆動）するために複数回読み出されるまで、書き込まれた階調データを保持する。

【0031】

MLA演算回路13は、フレームメモリ12から階調データ103を読み出して、図13、図14に例示したような複数ライン同時選択演算処理を行って列電極に印加される電圧パターンを生成する。そして、電圧パターンを列データ信号104として列ドライバに出力する。また、行選択パターン発生器からの行選択パターン信号が行ドライバに出力される。タイミングコントロール回路15は、各回路ブロックに対して必要な制御信号105、106、107と列ドライバおよび行ドライバに対する制御信号108を生成する。

【0032】

なお、列ドライバは、列データ信号104に応じて液晶パネルの列電極に液晶駆動用電圧を印加する。また、行ドライバは、行選択パターン信号に応じて液晶パネルの行電極に所定の電圧を印加する。次に、本発明の各例の液晶駆動装置の

動作について説明する。

【0033】

【例1】

図2は、2フレームの期間で8階調表示を行う例1を示す説明図である。例1では、第1フレームでの選択期間をT2とし、第2フレームでの選択期間をT1とT0に分割する。そして、T2，T1，T0の時間の比を4：2：1にする。従って、第1フレームでの選択期間の長さ第2フレームでの選択期間の期間の長さとは異なっている。また、本例では、一方のフレームでの選択期間においてのみ期間の分割がなされている。

【0034】

8階調を0/7～7/7という階調レベルで表現すると、各階調レベルに対する第1フレームと第2フレームのT2，T1，T0期間のオン、オフの関係は図2に示すようになる。ここで、「1」はオン表示、「0」はオフ表示に対応する。最下位の階調レベル0/7は、T2，T1，T0の期間でオフ表示となり、最上位の階調レベル7/7は、T2，T1，T0の期間でオン表示となる。また中間の階調レベルは、図2に示すようにT2，T1，T0期間でオン表示とオフ表示が行われる。

【0035】

図2に示したように、第1フレームの選択期間では期間の分割は行われず、第2フレームの選択期間でのみ期間の分割が行われる。従って、第1および第2フレームの選択期間中の印加電圧レベルの変化は、第2フレームのT1とT0の切り替わり点でのみ生ずる。よって、変化点が少ないために印加電圧の波形歪みは少なく、その結果、表示むらも低下する。

【0036】

液晶駆動装置10における階調処理回路11は、入力される階調信号を持った画像データ100から3ビットの階調データ[b2，b1，b0]を生成してフレームメモリ12に書き込む。階調データと階調レベルの関係は、図2に示したとおり、[b2，b1，b0]=[000]が階調レベル0/7を示し、[b2，b1，b0]=[111]が階調レベル7/7を示す。

【 0 0 3 7 】

図 2 に示したような階調レベルの切り替えを実現するために、MLA 演算回路 1 3 は、フレームメモリ 1 2 に格納された $[b_2, b_1, b_0]$ の階調データから第 1 フレームの期間に b_2 、第 2 フレームの T_1 の期間では b_1 、 T_0 の期間では b_0 を読み出し、列ドライバに出力する列データ信号 1 0 4 ($[c_2, c_1, c_0]$) を生成する。また、タイミングコントロール回路 1 5 は、第 1 フレームと第 2 フレームの時間比が 4 : 3 になるように、かつ、第 2 フレームにおける選択期間の分割の時間比が 2 : 1 になるように列ドライバへのラッチ信号を制御する。

【 0 0 3 8 】

図 3 は、タイミングコントロール回路 1 5 が出力するラッチ信号のタイミングを示すタイミング図である。図に示すように、タイミングコントロール回路 1 5 は、第 1 フレームについては、第 1 サブグループ (sg_1) 用の列データ信号 (カラムデータ) c_2 が MLA 演算回路 1 3 から列ドライバに出力されると、データを列ドライバに取り込ませるためのラッチ信号を出力する。列ドライバは、ラッチ信号を受け取ると、入力したデータに対応した液晶駆動用電圧を列電極に印加する。

【 0 0 3 9 】

同様に、第 2 サブグループ (sg_2) 用のカラムデータ c_2 が MLA 演算回路 1 3 から列ドライバに出力され、タイミングコントロール回路 1 5 から列ドライバに対してラッチ信号が出力されると、列電極に所定の電圧が印加される。従って、ラッチ信号と次のラッチ信号の期間が 1 サブグループの選択期間である T_2 を示す。

【 0 0 4 0 】

また、第 2 フレームでは、第 1 サブグループ (sg_1) 用のカラムデータ c_1 が MLA 演算回路 1 3 から列ドライバに出力され、タイミングコントロール回路 1 5 から列ドライバに対してラッチ信号が出力されると、列電極に所定の電圧が印加される。そして、カラムデータ c_0 が MLA 演算回路 1 3 から列ドライバに出力され、タイミングコントロール回路 1 5 から列ドライバに対してラッチ信号

が出力されると、列電極に所定の電圧が印加される。以下、同様の手順で列電極に電圧印加される。

【0041】

従って、図3に示すように、各ラッチ信号の期間がT1期間とT0期間を表す。このように、タイミングコントロール回路15は、ラッチ信号の出力タイミングを変えることによってT2, T1, T0の期間が4:2:1の時間比になるように制御する。

【0042】

[例2]

図4は、2フレームの期間で16階調表示を実現する例2を示す説明図である。例2では、第1フレームの選択期間をT3とT0に分割し、第2フレームの選択期間をT2とT1に分割する。T3, T2, T1, T0の時間の比は、8:4:2:1である。16階調を0/15~15/15という階調レベルで表現すると、各階調レベルと第1フレームと第2フレームでのそれぞれのT3, T2, T1, T0期間のオン、オフの関係は図4に示すようになる。

【0043】

従って、本例でも、第1フレームでの選択期間の長さとは異なっている。また、本例では、双方のフレームでの選択期間において期間の分割がなされている。なお、ここでも、「1」はオン表示、「0」はオフ表示に対応する。

【0044】

最下位の階調レベル0/15は、T3, T2, T1, T0の期間でオフ表示となり、最上位の階調レベル15/15は、T3, T2, T1, T0の期間でオン表示となる。また中間の階調レベルは、図4に示すように、T3, T2, T1, T0期間でオン表示とオフ表示が行われる。

【0045】

このような分割が行われる場合には、各選択期間中の印加電圧レベルの変化点は、第1フレームのT3とT0の切り替わり点と第2フレームのT2とT1の切り替わり点の2カ所で生ずる。つまり、従来例の場合と同様に1選択期間に1度

生ずる。従って、本例では、波形歪みによる表示むらの程度は従来例の場合と同程度であるが、階調数を増加させることができる。

【0046】

液晶駆動装置10における階調処理回路11は、入力される階調信号を持った画像データ100から4ビットの階調データ[b4, b2, b1, b0]を生成してフレームメモリ12に書き込む。階調データと階調レベルの関係は、図4に示したとおり、[b3, b2, b1, b0] = [0000]が階調レベル0/15を、[b3, b2, b1, b0] = [1111]が階調レベル15/15を示す。

【0047】

本例では、タイミングコントロール回路15は、第1フレームと第2フレームの時間比が9:6になるように、かつ、第1フレームにおける選択期間の分割比が8:1に、また、第2フレームにおける選択期間の分割の時間比が4:2になるように制御する。MLA演算回路13は、フレームメモリ12に格納された[b3, b2, b1, b0]の階調データから第1フレームのT3の期間にb3、T0の期間にb0、第2フレームのT2の期間にb2、T1の期間にb1を読み出し、列ドライバに出力する列データ信号を生成する。

【0048】

なお、タイミングコントロール回路15は、例1の場合と同様に、ラッチ信号の出力タイミングを変えることによってT3, T2, T1, T0の期間が時間比が8:4:2:1となるように制御する。

【0049】

[例3]

次に、階調表示を実現するためのフレーム数を4フレームにして階調数をさらに増加する方式について説明する。4フレームで21階調表示を行う場合について説明する。図5に示すように、第1フレームと第3フレームでの選択期間をT2とし、第2フレームと第4フレームでの選択期間をT1とT0に分割する。T2, T1, T0の時間の比は、6:3:1または6:3:2である。

【0050】

4 フレーム中の T2, T1, T0 の期間にオン、オフを混在させると 21 種類の階調表示が可能である。例えば、図 6 には、T2, T1, T0 の比を 6 : 3 : 1 とした場合の階調表示の例が示されている。また、図 7 には、T2, T1, T0 の比を 6 : 3 : 2 とした場合の階調表示の例が示されている。図 6 に示した階調レベルは 0 / 20 ~ 20 / 20 の 21 種類あり、図 7 に示した階調レベルは 0 / 22、2 / 22 ~ 20 / 22、および 22 / 22 の 21 種類である。

【0051】

図 6 および図 7 において、f1, f2, f3, f4 はフレーム番号を示す。また、ここでも、「1」はオン、「0」はオフを示している。これらの分割の場合も、選択期間中の印加電圧レベルの変化点は第 2 フレームまたは第 4 フレームの T1 と T0 の切り替わり点でのみ生ずるので、波形歪みが少なく表示むらが増加しない。

【0052】

次に、本例の液晶駆動装置 10 の動作について図 5 および図 8 の説明図を参照して説明する。図 8 は、フレームメモリ 12 の対するデータ書き込みおよび読み出しの様子を示す説明図である。

【0053】

階調データをフレームメモリ 12 に書き込む場合、第 1 フレームの T2 および第 2 フレームの T1, T0 の期間のオン、オフ表示を示す 3 ビットの階調データ [b2, b1, b0] と、第 3 フレームの T2 および第 4 フレームの T1, T0 期間のオン、オフ表示を示す 3 ビットの階調データ [b2, b1, b0] の両方の 6 ビットをフレームメモリ 12 に書き込むことは可能である。しかし、そのような制御を行うと、フレームメモリ 12 の容量が増加し表示装置のコストが増大する。

【0054】

そこで、1 画面分の画像データが入力される時間を示す入力フレームを基準にして階調データの書き込みと読み出しを行う。すなわち、階調処理回路 11 は、図 8 に示すように、入力フレーム 1 の期間において入力される画像データ 100 を第 1 フレームと第 2 フレームのための階調データ [b2, b1, b0] に変換

してフレームメモリ 12 に書き込む。続く入力フレーム 2 の期間においては、画像データ 100 を第 3 フレームと第 4 フレームのための階調データ [b 2, b 1, b 0] に変換してフレームメモリ 12 に書き込む。

【0055】

MLA 演算回路 13 は、入力フレーム 1 の期間にフレームメモリ 12 に格納された階調データ [b 2, b 1, b 0] の中から、第 1 フレームの T 2 の期間で b 2、第 2 フレームの T 1 の期間で b 1、T 0 の期間で b 0 をそれぞれ読み出す。また、入力フレーム 2 の期間にフレームメモリに格納された階調データ [b 2, b 1, b 0] の中から、第 3 フレームの T 2 の期間で b 2、第 4 フレームの T 1 の期間で b 1、T 0 の期間で b 0 をそれぞれ読み出す。

【0056】

このような制御によれば、フレームメモリ 12 に対して、例 1 の場合と同様に 3 ビットの書き込みと読み出しが行われるためメモリ容量を増加する必要はない。

【0057】

タイミングコントロール回路 15 は、T 2, T 1, T 0 の分割比が 6 : 3 : 1 の場合には、第 1 フレームと第 2 フレームの時間比および第 3 フレームと第 4 フレームの時間比が 6 : 4 になるように、かつ、第 2, 4 フレームでは選択期間の分割の時間比が 3 : 1 になるように制御する。また、T 2, T 1, T 0 の分割比が 6 : 3 : 2 の場合には、第 1 フレームと第 2 フレームの時間比および第 3 フレームと第 4 フレームが 6 : 5 になるように、かつ、第 2, 4 フレームでは選択期間の分割の時間比が 3 : 2 になるように制御する。

【0058】

なお、タイミングコントロール回路 15 がラッチ信号の出力タイミングを変えことによって時間比を制御することは、上記の各例の場合と同様である。また、本例では、第 1 フレームと第 2 フレームの時間比および第 3 フレームと第 4 フレームの時間比は同じであり、かつ、第 2, 4 フレームの選択期間の分割の時間比は同一である。従って、ラッチ信号の出力タイミングのみを着目すれば、2 フレーム単位でタイミング制御がなされていることになる。

【0059】

[例4]

次に、4フレームで45階調表示を行う例4について説明する。本例では、図9に示すように、第1フレームと第3フレームでの選択期間をT3とT0に分割し、第2フレームと第4フレームでの選択期間をT2とT1に分割する。T3、T2、T1、T0の時間の比は、12:6:3:1または12:6:3:2である。

【0060】

4フレーム中のT3、T2、T1、T0の期間にオン、オフを混在させると45種類の階調の表示が可能である。図10には、T3、T2、T1、T0の比を12:6:3:1とした場合の階調表示の例が示されている。また、図11には、T3、T2、T1、T0の比を12:6:3:2とした場合の階調表示の例が示されている。図10に示す階調レベルは0/44~44/44の45種類であり、図11に示す階調レベルは0/46、2/46~44/46、および46/46の45種類である。なお、図10、図11におけるf1、f2、f3、f4はフレーム番号を示し、「1」はオン、「0」はオフを示している。

【0061】

これら分割の場合には、選択期間中の印加電圧レベルの変化点は第1フレームと第3フレームでのT3とT0の切り替わり点と、第2フレームまたは第4フレームのT2とT1の切り替わり点で生ずる。すなわち、高々4フレームにおいて3回の印加電圧レベル切り替えが生ずるにすぎない。よって、波形歪みは増加せず表示むらが増加しない。

【0062】

次に、本例の液晶駆動装置10の動作について図8および図9の説明図を参照して説明する。階調処理回路11は、入力フレーム1の期間において入力される画像データ100を第1フレームと第2フレームのための階調データ[b3, b2, b1, b0]に変換してフレームメモリ12に書き込む。続く入力フレーム2の期間においては、画像データ100を第3フレームと第4フレームのための階調データ[b3, b2, b1, b0]に変換してフレームメモリ12に書き込

む。

【0063】

MLA演算回路13は、入力フレーム1の期間にフレームメモリ12に格納された階調データ[b3, b2, b1, b0]の中から第1フレームのT3の期間でb3、T0の期間でb0、第2フレームのT2の期間でb2、T1の期間でb1をそれぞれ読み出す。また、入力フレーム2の期間にフレームメモリに格納された階調データ[b3, b2, b1, b0]の中から第3フレームのT3の期間でb3、T0の期間でb0、第4フレームのT2の期間でb2、T1の期間でb1をそれぞれ読み出す。

【0064】

タイミングコントロール回路15は、T3, T2, T1, T0の分割比が12:6:3:1の場合には、第1フレームと第2フレームの時間比および第3フレームと第4フレームの時間比が13:9になり、かつ、第1, 第3フレームでは選択期間の分割比が12:1に、第2, 第4フレームでは選択期間の分割の時間比が6:3になるように制御する。

【0065】

また、T3, T2, T1, T0の分割比が12:6:3:2の場合には、第1フレームと第2フレームの時間比および第3フレームと第4フレームの時間比が13:9になり、かつ、第1, 第3フレームでは選択期間の分割比が12:2に、第2, 第4フレームでは選択期間の分割の時間比が6:3になるように制御する。

【0066】

なお、タイミングコントロール回路15がラッチ信号の出力タイミングを変えらることによって時間比を制御することは、上記の各例の場合と同様である。また、本例では、第1フレームと第2フレームの時間比および第3フレームと第4フレームの時間比は同じであり、かつ、第1, 3フレームの選択期間における分割の時間比と第2, 4フレームの選択期間における分割の時間比とはそれぞれ同一である。従って、ラッチ信号の出力タイミングのみを着目すれば、2フレーム単位でタイミング制御がなされていることになる。

【 0 0 6 7 】

以上に述べたように、上記の各例では、連続して表示される 2 つのフレームについて、第 1 のフレームと第 2 のフレームの時間比が異なるように、また、第 1 のフレームと第 2 のフレームに対していずれか一方または双方のフレームの選択期間を異なる時間比に分割するようにタイミング制御された。具体的には、例 1 ～ 4 について時間比は以下のようにになっている。

【 0 0 6 8 】

【表 1】

例	時間比
1	4 : 3 (75%)
2	9 : 6 (67%)
3	6 : 4 または 6 : 5 (67% または 83%)
4	13 : 9 または 14 : 9 (69% または 64%)

【 0 0 6 9 】

第 1 のフレームと第 2 のフレームの時間比は、要求される階調数等に応じて種々選択可能であるが、極端に差があると短い方のフレームにおいて動作周波数が高くなって好ましくない。また、あまり差がない場合には、選択期間が分割されるフレームにおいて分割後の一方の選択期間を短くする必要が生ずる場合が多い。そのような事情を考慮すると、第 1 のフレームと第 2 のフレームの時間比は、50 ～ 90 % 程度にすることが妥当である。

【 0 0 7 0 】

また、連続する 4 フレームで階調表示を実現する場合、第 3 のフレームと第 4 のフレームの時間比は、第 1 のフレームと第 2 のフレームの時間比と同じである。すなわち、4 フレームで階調表示を実現する場合であっても、連続する 2 つのフレーム（例えば奇数フレームと偶数フレーム）の時間比は同じである。

【 0 0 7 1 】

【発明の効果】

以上に述べたように、本発明によれば、液晶表示装置の駆動方法および駆動装置を、連続する2つの表示フレームを、1つのフレーム時間が他のフレーム時間の50～90%から選択された時間比となるように構成し、さらに、2つの表示フレームに対してどちらか1つのフレームまたは両方のフレームの選択期間を2分割し、2つの表示フレームの1つ以上の組み合わせにおける分割後の各期間にオンデータとオフデータとを混在させてパルス幅変調による階調表示を行うように構成したので、階調数を増加する際に、表示むらを抑制しながら階調数を増加させて高品位な表示を得ることができる。すなわち、選択期間中の分割数を増加させず選択期間の分割比を改良することができ、例えば、2フレームで8階調または16階調、4フレームで21階調または45階調の多階調表示が可能になる。

【図面の簡単な説明】

【図1】 本発明における液晶駆動装置の一構成例を示すブロック図。

【図2】 2フレームの期間で8階調表示を行う例1を示す説明図。

【図3】 タイミングコントロール回路が出力するラッチ信号のタイミングを示すタイミング図。

【図4】 2フレームの期間で16階調表示を実現する例2を示す説明図。

【図5】 例3における選択期間の分割について示す説明図。

【図6】 例3における階調データの一例を示す説明図。

【図7】 例3における階調データの他の例を示す説明図。

【図8】 例3および例4における階調データのフレームメモリへの書き込みと読み出しについて示す説明図。

【図9】 例4における選択期間の分割について示す説明図。

【図10】 例4における階調データの一例を示す説明図。

【図11】 例4における階調データの他の例を示す説明図。

【図12】 8行2列の画素の例を示す説明図。

【図13】 4行4列のアダマール行列の例を示す説明図。

【図14】 列電極データの例を示す説明図。

【図 1 5】 列電極電圧波形の例を示すタイミング図。

【図 1 6】 PWM方式を用いて 2 フレームの期間で 7 階調表示する従来例を示す説明図。

【図 1 7】 従来例における階調データの一例を示す説明図。

【図 1 8】 従来例における列電極の印加電圧レベルの一例を示す説明図。

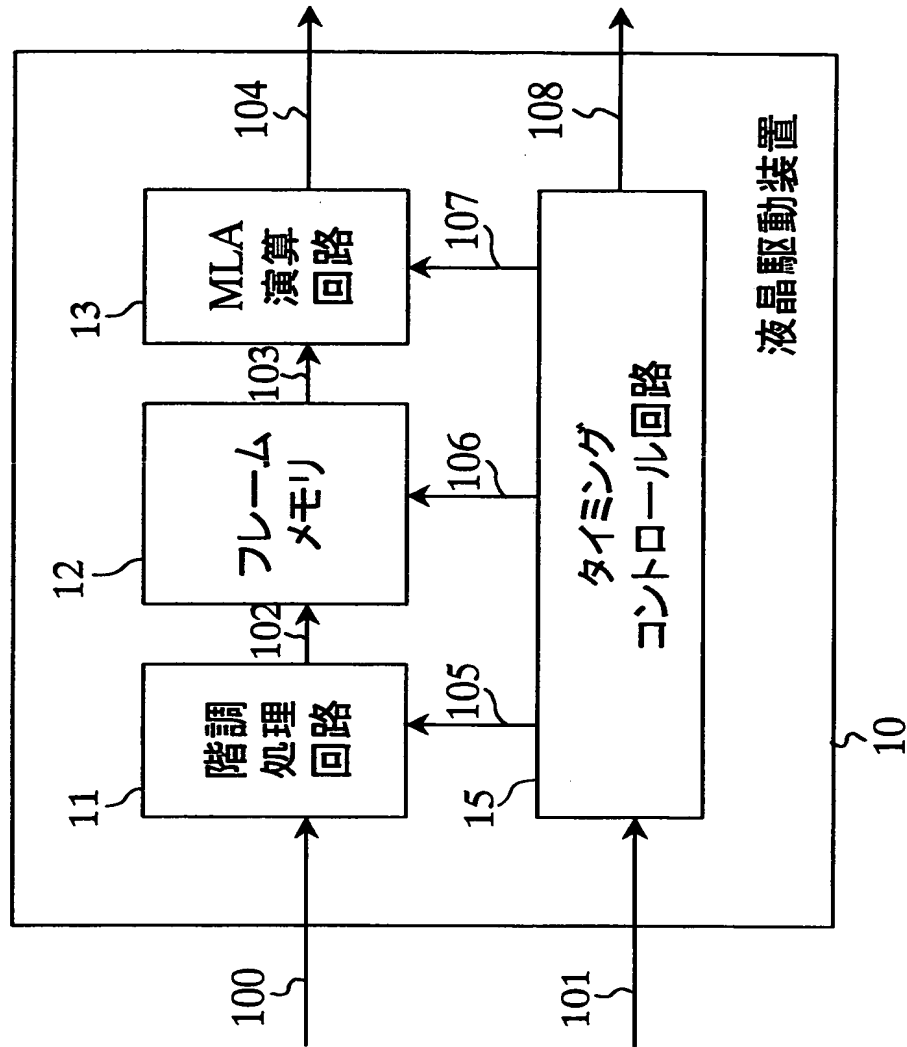
【図 1 9】 従来例における選択期間の分割について示す説明図。

【符号の説明】

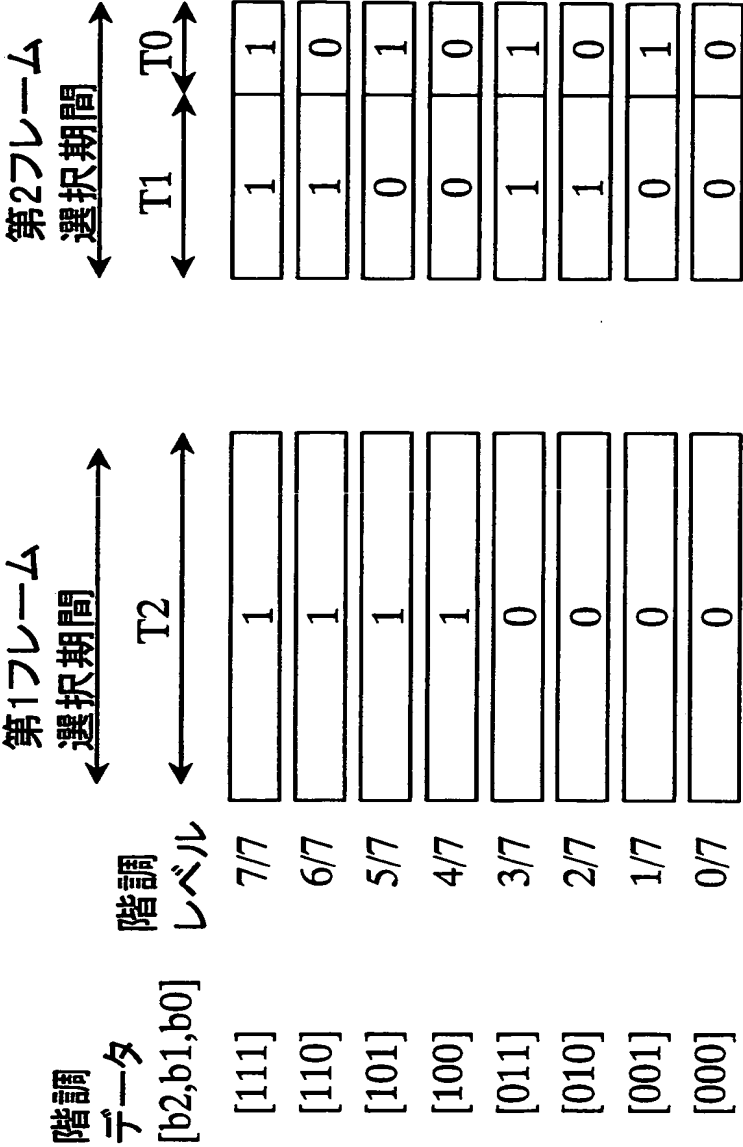
- 1 0 液晶駆動装置
- 1 1 階調処理回路
- 1 2 フレームメモリ
- 1 3 M L A 演算回路

【書類名】 図面

【図 1】

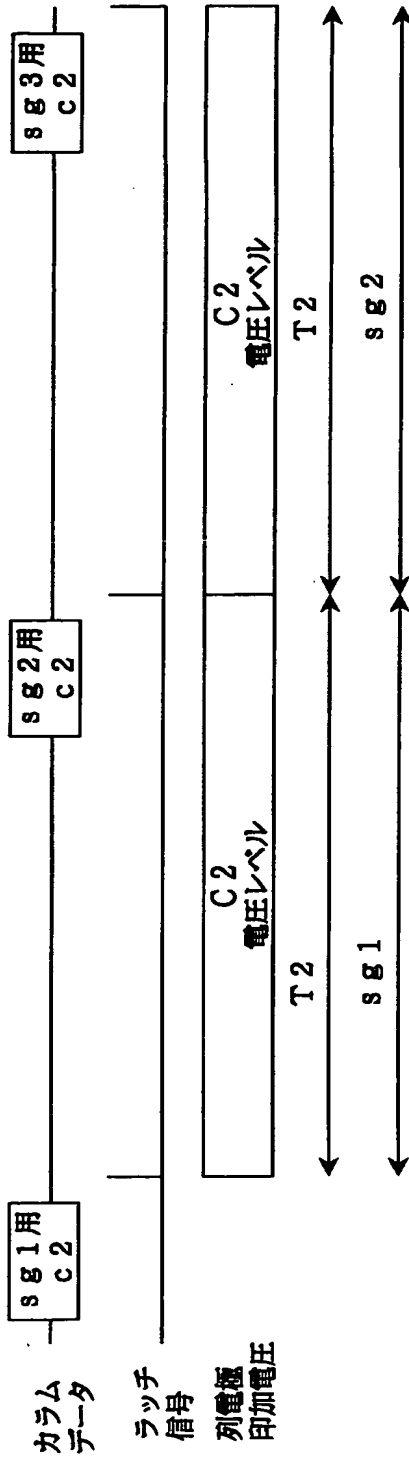


【図 2】

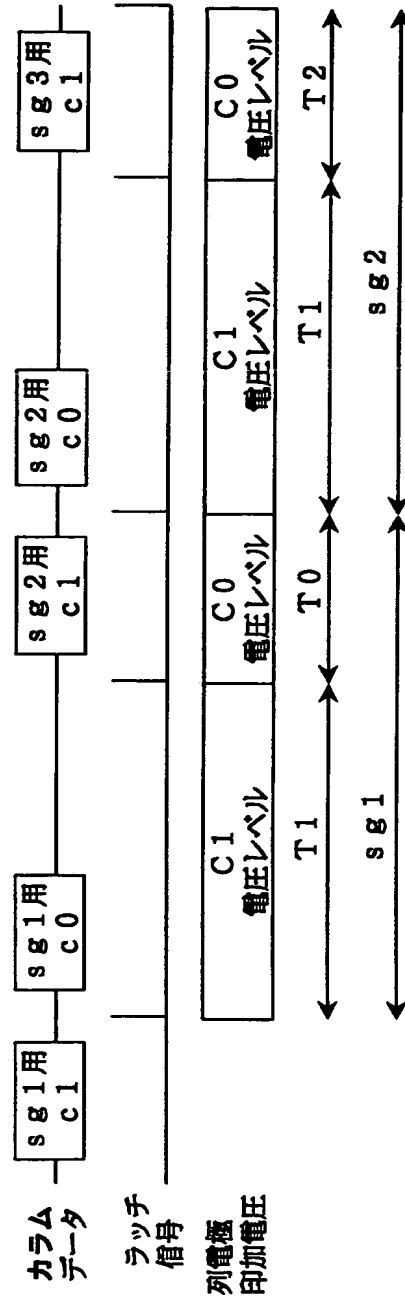


【図 3】

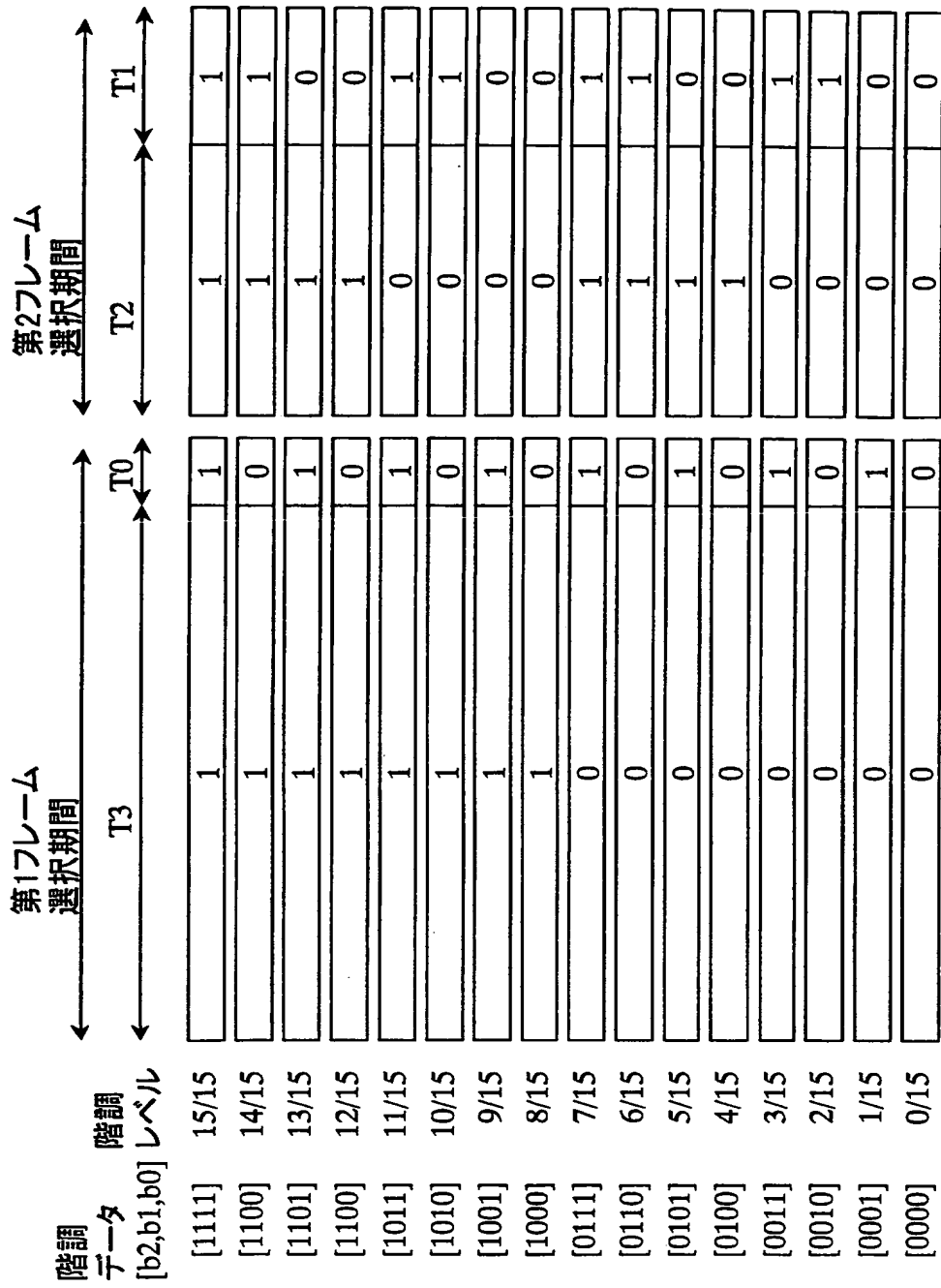
(第1フレームでのラッチ信号のタイミング)



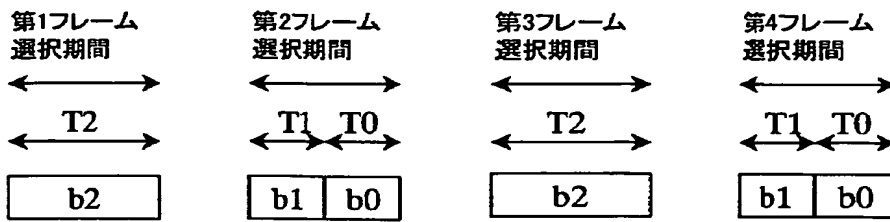
(第2フレームでのラッチ信号のタイミング)



【図 4】



【図 5】



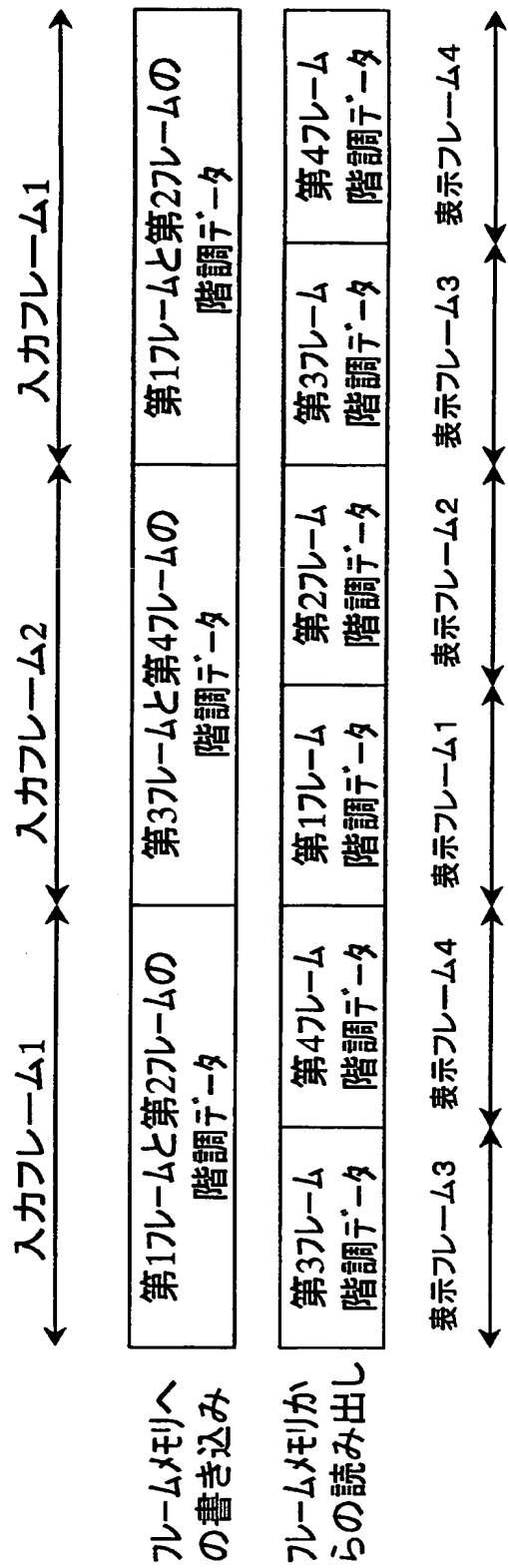
【図 6】

階調 番号	f1	f2		f3	f4		階調レベル
	T2	T1	T0	T2	T1	T0	
0	0	0	0	0	0	0	0 / 20
1	0	0	1	0	0	0	1 / 20
2	0	0	1	0	0	1	2 / 20
3	0	1	0	0	0	0	3 / 20
4	0	1	1	0	0	0	4 / 20
5	0	1	1	0	0	1	5 / 20
6	1	0	0	0	0	0	6 / 20
7	1	0	1	0	0	0	7 / 20
8	1	0	1	0	0	1	8 / 20
9	1	1	0	0	0	0	9 / 20
10	1	1	1	0	0	0	10 / 20
11	1	1	1	0	0	1	11 / 20
12	1	1	0	0	1	0	12 / 20
13	1	1	1	0	1	0	13 / 20
14	1	1	1	0	1	1	14 / 20
15	1	1	0	1	0	0	15 / 20
16	1	1	1	1	0	0	16 / 20
17	1	1	1	1	0	1	17 / 20
18	1	1	0	1	1	0	18 / 20
19	1	1	1	1	1	0	19 / 20
20	1	1	1	1	1	1	20 / 20

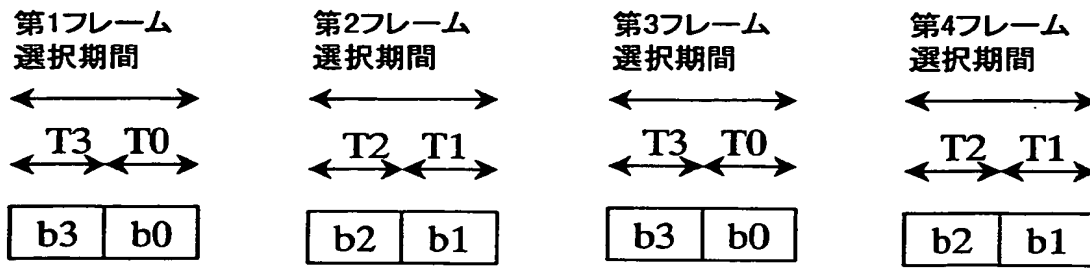
【図 7】

階調 番号	f1	f2		f3	f4		階調レベル
	T2	T1	T0	T2	T1	T0	
0	0	0	0	0	0	0	0 / 20
1	0	0	1	0	0	0	2 / 20
2	0	1	0	0	0	0	3 / 20
3	0	0	1	0	0	1	4 / 20
4	0	1	1	0	0	0	5 / 20
5	1	0	0	0	0	0	6 / 20
6	0	1	1	0	0	1	7 / 20
7	1	0	1	0	0	0	8 / 20
8	1	1	0	0	0	0	9 / 20
9	1	0	1	0	0	1	10 / 20
10	1	1	1	0	0	0	11 / 20
11	1	1	0	0	1	0	12 / 20
12	1	1	1	0	0	1	13 / 20
13	1	1	1	0	1	0	14 / 20
14	1	1	0	1	0	0	15 / 20
15	1	1	1	0	1	1	16 / 20
16	1	1	1	1	0	0	17 / 20
17	1	1	0	1	1	0	18 / 20
18	1	1	1	1	0	1	19 / 20
19	1	1	1	1	1	0	20 / 20
20	1	1	1	1	1	1	22 / 20

【図 8】



【図 9】



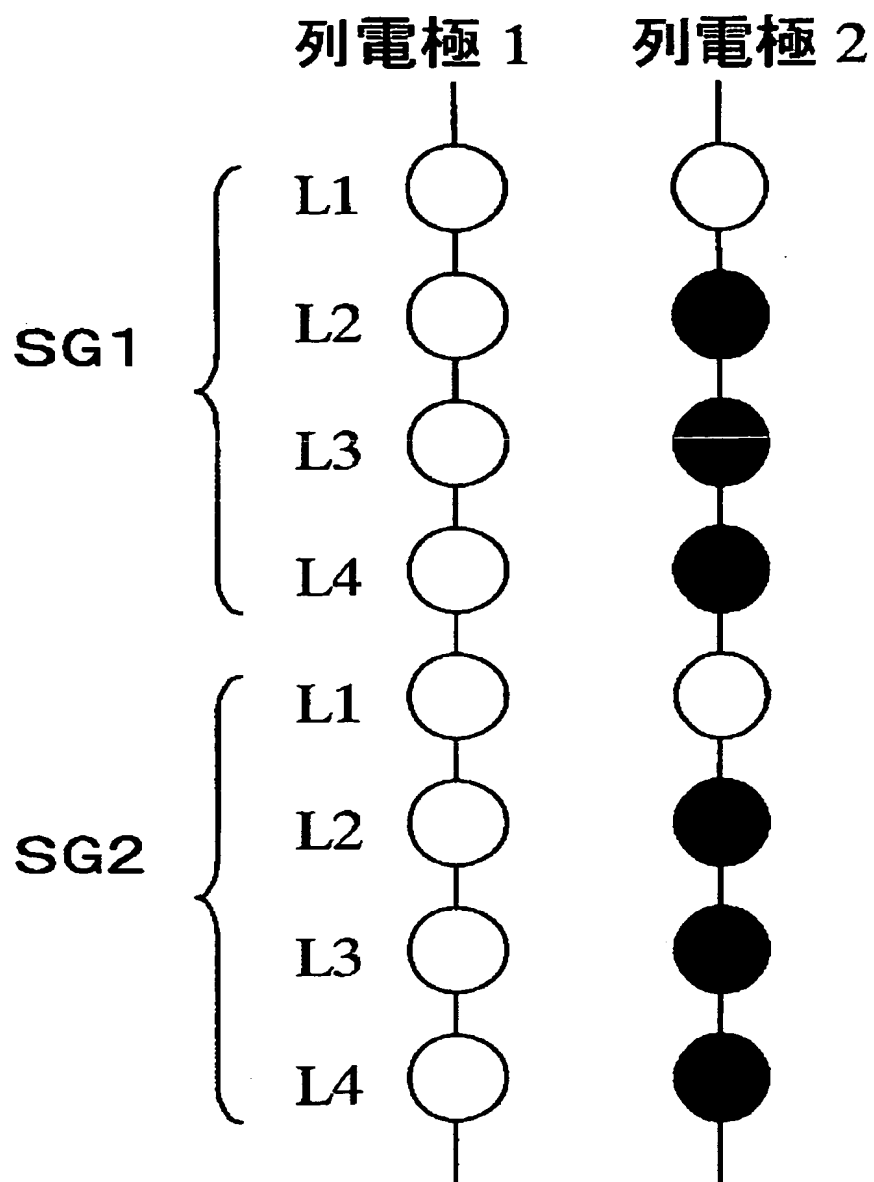
【図 10】

階調 番号	f1		f2		f3		f4		階調レベル
	T3	T0	T2	T1	T3	T0	T2	T1	
0	0	0	0	0	0	0	0	0	0 / 44
1	0	1	0	0	0	0	0	0	1 / 44
2	0	1	0	0	0	1	0	0	2 / 44
3	0	0	0	1	0	0	0	0	3 / 44
4	0	1	0	1	0	0	0	0	4 / 44
5	0	1	0	1	0	1	0	0	5 / 44
6	0	0	1	0	0	0	0	0	6 / 44
7	0	1	1	0	0	0	0	0	7 / 44
8	0	1	1	0	0	1	0	0	8 / 44
9	0	0	1	1	0	0	0	0	9 / 44
10	0	1	1	1	0	0	0	0	10 / 44
11	0	1	1	1	0	1	0	0	11 / 44
12	1	0	0	0	0	0	0	0	12 / 44
13	1	1	0	0	0	0	0	0	13 / 44
14	1	1	0	0	0	1	0	0	14 / 44
15	1	0	0	1	0	0	0	0	15 / 44
16	1	1	0	1	0	0	0	0	16 / 44
17	1	1	0	1	0	1	0	0	17 / 44
18	1	0	1	0	0	0	0	0	18 / 44
19	1	1	1	0	0	0	0	0	19 / 44
20	1	1	1	0	0	1	0	0	20 / 44
21	1	0	1	1	0	0	0	0	21 / 44
22	1	1	1	1	0	0	0	0	22 / 44
23	1	1	1	1	0	1	0	0	23 / 44
24	1	0	1	1	0	0	0	1	24 / 44
25	1	1	1	1	0	0	0	1	25 / 44
26	1	1	1	1	0	1	0	1	26 / 44
27	1	0	1	1	0	0	1	0	27 / 44
28	1	1	1	1	0	0	1	0	28 / 44
29	1	1	1	1	0	1	1	0	29 / 44
30	1	0	1	1	0	0	1	1	30 / 44
31	1	1	1	1	0	0	1	1	31 / 44
32	1	1	1	1	0	1	1	1	32 / 44
33	1	0	1	1	1	0	0	0	33 / 44
34	1	1	1	1	1	0	0	0	34 / 44
35	1	1	1	1	1	1	0	0	35 / 44
36	1	0	1	1	1	0	0	1	36 / 44
37	1	1	1	1	1	0	0	1	37 / 44
38	1	1	1	1	1	1	0	1	38 / 44
39	1	0	1	1	1	0	1	0	39 / 44
40	1	1	1	1	1	0	1	0	40 / 44
41	1	1	1	1	1	1	1	0	41 / 44
42	1	0	1	1	1	0	1	1	42 / 44
43	1	1	1	1	1	0	1	1	43 / 44
44	1	1	1	1	1	1	1	1	44 / 44

【図 11】

階調 番号	f1		f2		f3		f4		階調レベル
	T3	T0	T2	T1	T3	T0	T2	T1	
0	0	0	0	0	0	0	0	0	0 / 46
1	0	1	0	0	0	0	0	0	2 / 46
2	0	0	0	1	0	0	0	0	3 / 46
3	0	1	0	0	0	1	0	0	4 / 46
4	0	1	0	1	0	0	0	0	5 / 46
5	0	0	1	0	0	0	0	0	6 / 46
6	0	1	0	1	0	1	0	0	7 / 46
7	0	1	1	0	0	0	0	0	8 / 46
8	0	0	1	1	0	0	0	0	9 / 46
9	0	1	1	0	0	1	0	0	10 / 46
10	0	1	1	1	0	0	0	0	11 / 46
11	1	0	0	0	0	0	0	0	12 / 46
12	0	1	1	1	0	1	0	0	13 / 46
13	1	1	0	0	0	0	0	0	14 / 46
14	1	0	0	1	0	0	0	0	15 / 46
15	1	1	0	0	0	1	0	0	16 / 46
16	1	1	0	1	0	0	0	0	17 / 46
17	1	0	1	0	0	0	0	0	18 / 46
18	1	1	0	1	0	1	0	0	19 / 46
19	1	1	1	0	0	0	0	0	20 / 46
20	1	0	1	1	0	0	0	0	21 / 46
21	1	1	1	0	0	1	0	0	22 / 46
22	1	1	1	1	0	0	0	0	23 / 46
23	1	0	1	1	0	0	0	1	24 / 46
24	1	1	1	1	0	1	0	0	25 / 46
25	1	1	1	1	0	0	0	1	26 / 46
26	1	0	1	1	0	0	1	0	27 / 46
27	1	1	1	1	0	1	0	1	28 / 46
28	1	1	1	1	0	0	1	0	29 / 46
29	1	0	1	1	0	0	1	1	30 / 46
30	1	1	1	1	0	1	1	0	31 / 46
31	1	1	1	1	0	0	1	1	32 / 46
32	1	0	1	1	1	0	0	0	33 / 46
33	1	1	1	1	0	1	1	1	34 / 46
34	1	1	1	1	1	0	0	0	35 / 46
35	1	0	1	1	1	0	0	1	36 / 46
36	1	1	1	1	1	1	0	0	37 / 46
37	1	1	1	1	1	0	0	1	38 / 46
38	1	0	1	1	1	0	1	0	39 / 46
39	1	1	1	1	1	1	0	1	40 / 46
40	1	1	1	1	1	0	1	0	41 / 46
41	1	0	1	1	1	0	1	1	42 / 46
42	1	1	1	1	1	1	1	0	43 / 46
43	1	1	1	1	1	0	1	1	44 / 46
44	1	1	1	1	1	1	1	1	46 / 46

【図 1 2】



【図 1 3】

4×4 アダマール行列(A)の例

$$\begin{array}{lcl} L=1 & 1 & 1 \ 1 \ 1 \\ L=2 & 1 & -1 \ 1 \ -1 \\ L=3 & 1 & 1 \ -1 \ -1 \\ L=4 & 1 & -1 \ -1 \ 1 \end{array}$$

【図 1 4】

列電極 1

ベクトル(d) (-1 -1 -1 -1)

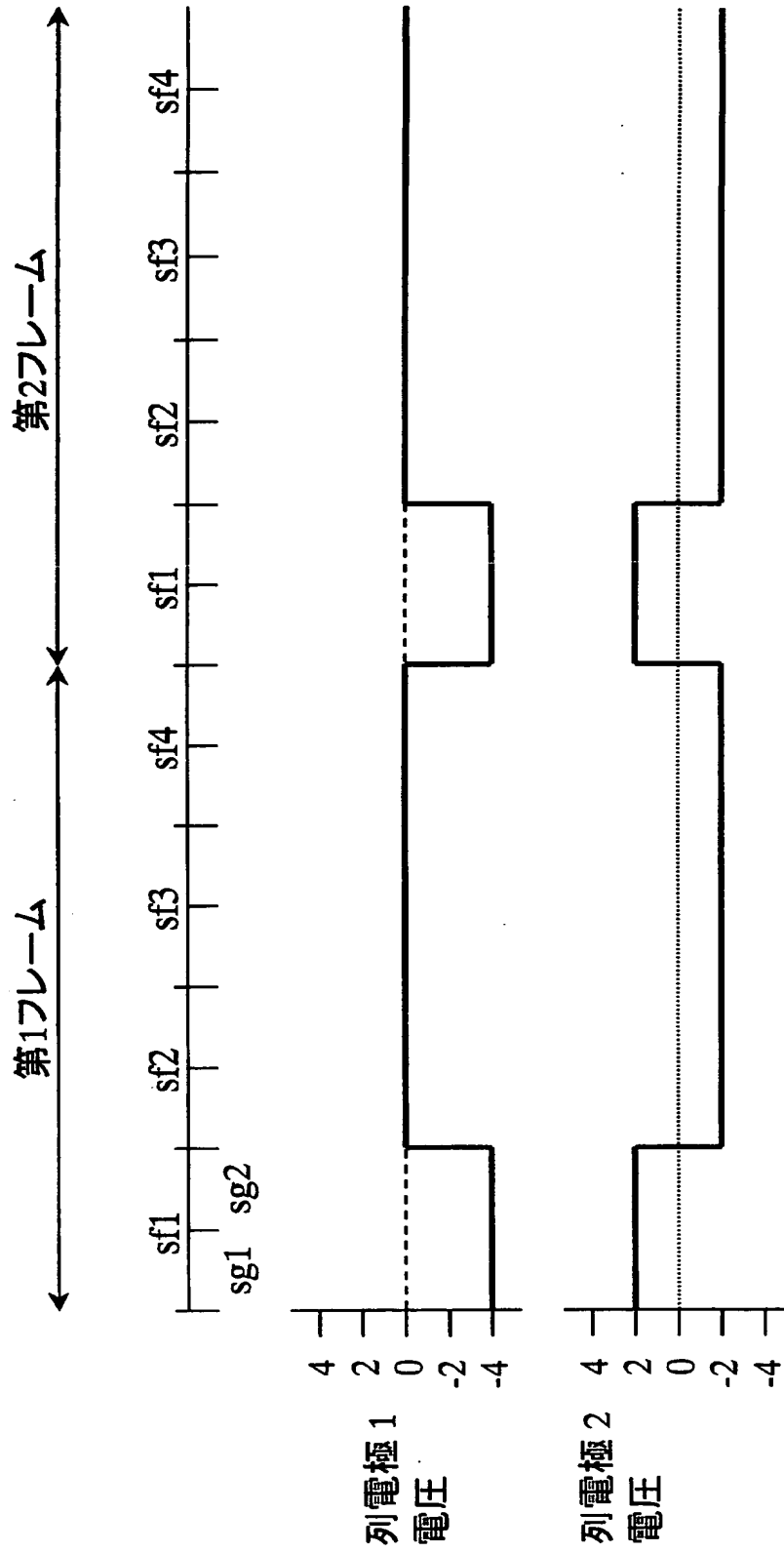
ベクトル(v) (-4 0 0 0)

列電極 2

ベクトル(d) (-1 1 1 1)

ベクトル(v) (2 -2 -2 -2)

【図 15】



【図 16】

階調 レベル	第1フレーム 選択期間		第2フレーム 選択期間	
	T1		T1	
	T0		T0	
6/6	1	1	1	1
5/6	1	1	1	0
4/6	1	1	0	1
3/6	1	1	0	0
2/6	1	0	0	0
1/6	0	1	0	0
0/6	0	0	0	0

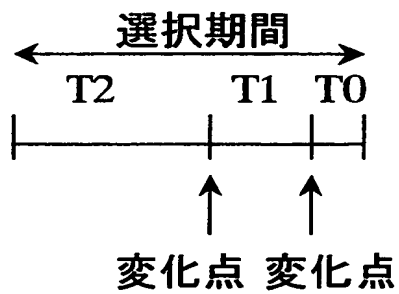
【図 17】

	第1フレーム 選択期間	
	T1	
	T0	
L1 (3/6)	1	1
L2 (2/6)	1	0
L3 (1/6)	0	1
L4 (0/6)	0	0

【図 1 8】



【図 1 9】



【書類名】 要約書

【要約】

【課題】高階調表示の際の、印加電圧波形の歪みに起因する表示むらの低減。

【解決手段】第 1 フレームと 2 分割された第 2 フレームとが連続し、各フレームでの選択期間 T_0 、 T_1 、 T_2 にオンとオフのデータを組み合わせて $7/7 \sim 0/7$ の 8 階調表示を行う。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000103747]

1. 変更年月日 1998年 6月 1日
[変更理由] 住所変更
住 所 東京都荒川区東日暮里五丁目7番18号
氏 名 オプトレックス株式会社

出 願 人 履 歴 情 報

識別番号 [000000044]

1. 変更年月日 1990年 9月 6日
[変更理由] 新規登録
住 所 東京都千代田区丸の内2丁目1番2号
氏 名 旭硝子株式会社
2. 変更年月日 1999年12月14日
[変更理由] 住所変更
住 所 東京都千代田区有楽町一丁目12番1号
氏 名 旭硝子株式会社